

4/5

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 3 日
Date of Application:

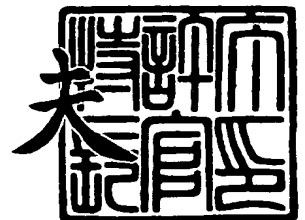
出 願 番 号 特 願 2 0 0 3 - 1 1 8 9 3 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 1 8 9 3 9]

出 願 人 富 士 通 株 式 会 社
Applicant(s):

2 0 0 3 年 1 1 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 6 2 1 7



【書類名】 特許願

【整理番号】 0241912

【提出日】 平成15年 4月23日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H03L 7/08
H03B 1/04

【発明の名称】 スペクトラム拡散クロック発生回路

【請求項の数】 10

【発明者】

【住所又は居所】 愛知県春日井市高蔵寺町二丁目 1 8 4 4 番 2 富士通ヴェルエルエスアイ株式会社内

【氏名】 飯島 正男

【発明者】

【住所又は居所】 愛知県春日井市高蔵寺町二丁目 1 8 4 4 番 2 富士通ヴェルエルエスアイ株式会社内

【氏名】 岡田 浩司

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一



【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9905449

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 スペクトラム拡散クロック発生回路

【特許請求の範囲】

【請求項 1】 基準クロックと生成クロックの位相差を検出する周波數位相比較器と、

前記周波數位相比較器の検出した位相差に応じて充放電信号を発生するチャージポンプと、

前記チャージポンプの出力と所定電位の間に直列に接続された抵抗と容量とを有し、前記充放電信号に応じた差電圧信号を発生するループフィルタと、

前記差電圧信号に応じた周波数の生成クロックを発生するクロック発生器と、

前記ループフィルタの前記抵抗と前記容量の接続ノードに接続され、前記容量の電圧が、前記生成クロックの周期より長いスペクトラム拡散周期で、前記容量の電圧より小さな電圧振幅で変化するように充電及び放電する電流注入回路とを備えることを特徴とするスペクトラム拡散クロック発生回路。

【請求項 2】 前記電流注入回路は、前記容量の充放電電流を発生するプッシュプル型電流源と、前記プッシュプル型電流源を制御する電流源制御回路とを備える請求項 1 に記載のスペクトラム拡散クロック発生回路。

【請求項 3】 前記クロック発生器は、前記差電圧信号を差電流信号に変換する $V-I$ 変換回路と、前記差電流信号に応じた周波数の生成クロックを発生する電流制御発信回路とを備え、

前記プッシュプル型電流源は、前記 $V-I$ 変換回路の出力する前記差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 2 に記載のスペクトラム拡散クロック発生回路。

【請求項 4】 前記 $V-I$ 変換回路の出力する前記差電流信号から高周波成分をフィルタリングしてフィルタリング差電流信号を発生するローパスフィルタを備え、

前記プッシュプル型電流源は、前記フィルタリング差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 3 に記載のスペクトラム拡散クロック発生回路。

【請求項 5】 前記差電圧信号から高周波成分をフィルタリングしてフィルタリング差電圧信号を発生するローパスフィルタと、

前記フィルタリング差電圧信号をフィルタリング差電流信号に変換するフィルタリング V-I 変換回路とを備え、

前記プッシュプル型電流源は、前記フィルタリング差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 2 に記載のスペクトラム拡散クロック発生回路。

【請求項 6】 前記電流注入回路は、前記スペクトラム拡散周期に対応した周期で変化する出力コードを発生するデジタル制御回路と、前記出力コードに応じた充放電電流を発生するプッシュプル型電流デジタルアナログ変換 (IDAC) 回路とを備える請求項 1 に記載のスペクトラム拡散クロック発生回路。

【請求項 7】 前記クロック発生器は、前記差電圧信号を差電流信号に変換する V-I 変換回路と、前記差電流信号に応じた周波数の生成クロックを発生する電流制御発信回路とを備え、

前記プッシュプル型電流デジタルアナログ変換回路は、前記 V-I 変換回路の出力する前記差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 6 に記載のスペクトラム拡散クロック発生回路。


【請求項 8】 前記 V-I 変換回路の出力する前記差電流信号から高周波成分をフィルタリングしてフィルタリング差電流信号を発生するローパスフィルタを備え、

前記プッシュプル型電流デジタルアナログ変換回路は、前記フィルタリング差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 7 に記載のスペクトラム拡散クロック発生回路。

【請求項 9】 前記差電圧信号から高周波成分をフィルタリングしてフィルタリング差電圧信号を発生するローパスフィルタと、

前記フィルタリング差電圧信号をフィルタリング差電流信号に変換するフィルタリング V-I 変換回路とを備え、

前記プッシュプル型電流デジタルアナログ変換回路は、前記フィルタリング差電流信号に応じた充放電電流量で前記容量を充電又は放電する請求項 6 に記載の



スペクトラム拡散クロック発生回路。

【請求項 10】 前記電流注入回路は、前記充放電電流の電流量を設定する基準電流源を備える請求項 2 又は 6 に記載のスペクトラム拡散クロック発生回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置などの動作クロックを生成するクロック生成回路に関し、特に電磁波輻射を低減するため、周期が微小量変動するクロック信号を発生するスペクトラム拡散クロック発生回路に関する。

【0002】

【従来の技術】

近年、半導体装置の高速化、高集積化に伴い装置からの電磁波輻射が問題となっている。動作周波数の高速化に伴い、信号の波長は短くなり、接続回路または基板内部の配線長は高周波信号の波長とほぼ同じ程度になるので、配線などの接続部はアンテナとして機能し、周囲への電磁波輻射が急激に増加してしまう。高速なクロックで動作する半導体素子を用いた電子機器の電磁波輻射により、電子機器間の相互干渉による誤動作、通信装置への妨害などの悪影響が発生する。

【0003】

このような問題を解決するため、現在電磁波輻射が問題になる電子機器では、回路の配置などを改良して電磁波輻射を低減するほか、電磁波遮蔽により周囲への電磁波の漏れを低減させるなどの対策が行われている。しかし、携帯機器などでは小型化、軽量化が要求されるので、電磁波輻射を低減するための遮蔽を十分に行うことが難しいという問題があった。

【0004】

そこで、半導体装置の動作クロックを微小に変動させることにより、クロックのスペクトラム拡散を行い、電磁波輻射を低減することが行われており、そのようなクロックを発生するスペクトラム拡散クロック発生（SSCG）回路が提案されている。（特開 2000-101424 号公報など）

本出願人は、特願 2002-266631号で、VCOを使用せずに、電圧電流変換回路で差電圧を差電流信号に変換し、電流可変回路で差電流信号をスペクトラム拡散変調し、電流発振器（ICO）にスペクトラム拡散変調信号を印加するSSCG回路を開示している。図1は、特願 2002-266631号に記載されたSSCG回路の構成例を示す図である。

【0005】

図1のSSCG回路は、PLL (Phase Locked Loop)回路を利用して基準クロックCLKからそのM/N倍の周波数のクロックCKを発生する回路である。この回路は、1/N分周器11、周波數位相比較器12、チャージポンプ（CP）13、ループフィルタ14、電圧制御発振器（VCO）15、及び1/M分周器20から構成される。ループフィルタ14は、チャージポンプ13の出力ノードとグラウンドの間に直列に接続した抵抗Rと容量Cを有する。VCO15は電圧電流（V-I）変換回路16と、電流デジタル・アナログ変換器（IDAC）17と、電流制御発振回路（ICO）18とで構成される。IDAC17は、制御回路19からの制御信号aで制御される。周波數位相比較器12が1/N分周されたCLKと1/M分周されたCKの位相差を検出し、位相差に応じてCP13を制御する信号を出力する。CP13は、位相差に応じてループフィルタ14を充放電する信号を出力し、ループフィルタ14の一端に位相差に応じた差電圧が発生する。従来のスペクトラム拡散を行わないクロック発生回路では、この差電圧がVCOに印加され、それに応じて一定の周期のクロックが発生される。これに対して、図1のSSCG回路では、V-I変換回路16が差電圧信号を差電流信号に変換し、IDAC17は制御信号aに応じて差電流信号が小さな振幅で所定の周期で変動するようにスペクトラム変調処理を施してスペクトラム変調信号を生成する。ICO18は、スペクトラム変調信号に応じた周波数のクロックCKを発生する。これにより、発生されるクロックCKの周期は、基準クロックCLKの周期のM/N倍の周期を中心として、所定のサイクルで変動することになる。スペクトラム変調信号の周期の変動率及びサイクルは、制御回路19の発生するスペクトラム変調信号により決定される。

【0006】

図2は、IDAC17の回路構成を示す図である。図示のように、IDAC17は、トランジスタ $Tr11 \sim Tr13$, $Tr20 \sim Tr2n$, $Tr30 \sim Tr3n$ で構成されるカレントミラー回路を有し、トランジスタのサイズを図示のように適宜設定することにより、 $Tr20$ には $V-I$ 変換回路16の出力する基準電流と同じ電流が流れ、 $Tr21$ には基準電流の $1/2$ の電流が流れ、という具合に $Tr2n$ には基準電流の $1/2^n$ の電流が流れる。従って、制御信号aのビットデータ $D0 \sim Dn$ により $Tr30 \sim 3n$ が導通状態になると、それぞれを対応する $Tr20 \sim 2n$ を通る電流が流れ、合成されて電流出力となる。従って、 $Tr30 \sim Tr3n$ をすべて非導通状態にすると、電流出力はゼロになり、 $Tr30 \sim Tr3n$ をすべて導通状態にすると、基準電流の約2倍の電流出力が得られる。すなわち、制御信号aのビットデータ $D0 \sim Dn$ を適当な値に設定することにより、基準電流の0%から約200%の間の適当な電流量を出力電流として出力できる。

【0007】

従って、所定の周期で制御信号aのコード値の増加（アップ）と減少（ダウン）を繰り返すことにより、クロックCKの周波数が変化する。例えば、制御信号aのコード値を90%から110%の間で変化させれば、クロックCKの周期は±10%変化することになる。

【0008】


【特許文献1】

特開2000-101424号公報（全体）

【0009】

【発明が解決しようとする課題】

図2のIDACを使用したSSCGにおいてICO18に入力する電流を図3の（A）に示すように三角波状に変化させるのが一般的である。図2のIDAC17の2ビット構成で、 $Tr23 \sim Tr2n$ 及び $Tr33 \sim Tr3n$ が無い場合、図3の（B）に示すように、電流は4段階に変化させられるだけである。また、IDAC17の3ビット構成で、 $Tr24 \sim Tr2n$ 及び $Tr34 \sim Tr3n$ が無い場合、図3の（C）に示すように、電流は8段階に変化させられるだけで



ある。このように、IDAC17のビット数が少ないと、図3の(B)及び(C)のように電流の変化する階段状のステップ幅が大きくなり、ICO18に印加される電流における高周波成分が増加し、PLLの動作に悪影響を及ぼすと共に、電磁波輻射を十分に低減できないという問題がある。そこで、ICO18に入力する電流の変化を滑らかにして電磁波輻射を十分に低減するには、IDAC17のビット数を大きくする必要がある。例えば、IDAC17を5ビット構成として32段階で電流を変化できるようにしているが、これでも十分でなく、IDAC17のビット数のより一層の増加が必要になっている。

【0010】

しかし、IDAC17のビット数を大きくすると、それに応じてIDAC17や制御回路19の回路規模が大きくなり、コストが増加するという問題がある。

【0011】

本発明は、簡単な構成でより一層電磁波輻射が低減できるスペクトラム拡散クロック発生回路の実現を目的とする。

【0012】

【課題を解決するための手段】

図4は、本発明のスペクトラム拡散クロック発生(SSCG)回路の基本構成を示す図である。

【0013】

図4に示すように、本発明のスペクトラム拡散クロック発生(SSCG)回路は、上記目的を実現するため、ループフィルタ14を構成する抵抗Rと容量Cの接続ノードに電流注入回路31を接続して、容量の電圧が、生成クロックの周期より長いスペクトラム拡散周期で、容量の電圧より小さな電圧振幅で変化するように充電及び放電することを特徴とする。

【0014】

図5は、電流注入回路の基本構成を示す図である。図5に示すように、電流注入回路は、高電位電源側の定電流源41と低電位電源側の定電流源42の間に直列に接続された2個のスイッチ43と44を有し、相補関係にあるチャージ信号とディスチャージ信号によりスイッチ43と44を制御する。スイッチ43が接

続状態でスイッチ 44 が遮断状態の時には充電が行われ、スイッチ 43 が遮断状態でスイッチ 44 が接続状態の時には放電が行われる。

【0015】

本発明により、電圧制御発振回路（VCO）の入力電圧（差電圧信号）を変化させると、VCOの制御電圧も変化するので、VCOにより発生されるクロックの発振周波数を遷移させて電磁輻射を低減したクロック生成回路が実現できる。本発明では、ループフィルタを構成する容量の充放電を行うことにより容量の電圧を変化させるので、充放電の電流が一定であれば容量の電圧は一定に増加又は減少するので、その変化は図3の（A）のように滑らかである。従って、電流注入回路として小規模な電流源回路と充電期間と放電期間を切り換える簡単な電流源制御回路を使用すればよく、SSCG全体の回路規模を小さくしても、図1の従来例で生じた階段状の変化によるグリッチを低減できる。充放電の電流が一定であれば、充電と放電の時間を制御することで容量の電圧変化の周期及び振幅を変えることができる。このように、電流注入回路として用いる電流源は、デジタル的な制御が容易であり、図1の従来例のように一般的なD/A変換器をVCOに使用してスペクトラム拡散処理を行う場合よりも正確且つ高精度に周波数を遷移させることが可能になる。

【0016】

電流注入回路は、例えば、プッシュプル型電流源とその制御を行う電流源制御回路とで実現できる。電流源制御回路は、プッシュプル型電流源を充電状態と放電状態の間で切り換える。

【0017】

プッシュプル型電流源が容量を充電及び放電する充放電電流の電流量は、基準電流源を設けて設定する。

【0018】

また、電流注入回路が、VCOの入力電圧に応じた充放電電流量で容量を充電又は放電するように、VCOの入力電圧又はクロック発生器のV-I変換回路の出力する差電流信号を電流注入回路に帰還させるようにしてもよい。その場合、VCOの入力電圧又は差電流信号から高周波成分をフィルタリングするローパス

フィルタを設けることが望ましい。

【0019】

なお、電流注入回路を、プッシュプル型電流デジタルアナログ変換（IDAC）回路で実現することも可能である。その場合には、電流注入回路を、スペクトラム拡散周期に対応した周期で変化する出力コードを発生するデジタル制御回路と、出力コードに応じた充放電電流を発生するプッシュプル型電流デジタルアナログ変換（IDAC）回路とで構成する。この場合も、IDACの充放電時間を制御することにより容量の電圧を滑らかに変化させることが可能であり、IDACのビットを制御することにより充放電の電流量を変えて電圧変化の振幅を変えることが可能である。いずれにしろ、IDACのビット数にかかわらず、容量の電圧変化は滑らかであるので、IDACのビット数を大きくする必要はなく、IDACを使用する場合でも回路規模は小さくてよい。

【0020】

電流注入回路をIDACで実現する場合も、VCOの入力電圧に応じた充放電電流量で容量を充電又は放電するように、VCOの入力電圧又はクロック発生器のV-I変換回路の出力する差電流信号を電流注入回路に帰還させるようにしてもよく、VCOの入力電圧又は差電流信号から高周波成分をフィルタリングするローパスフィルタを設けることが望ましい。

【0021】

更に、スペクトラム拡散変調したクロックを発生する場合、電磁輻射の影響をより一層低減するには、スペクトラム拡散変調の周期や振幅を変化させることが望ましい。本発明のSSCGでは、電流注入回路では充放電の時間を変えることによりスペクトラム拡散変調の周期及び振幅を変えることが可能であり、充放電の電流量を変えることでスペクトラム拡散変調の振幅を変えることが可能である。

【0022】

【発明の実施の形態】

図6は、本発明の第1実施例のスペクトラム拡散クロック発生（SSCG）回路の構成を示す図である。図1の構成例と比較して明らかなように、第1実施例

のSSCG回路は、図1の構成において、VCO15のIDAC17と制御回路19を削除し、電流源制御回路51と、基準電流源52と、電流源53とで構成される電流注入回路を、ループフィルタ14を構成する抵抗Rと容量Cの接続ノードに接続した構成を有する。

【0023】

図7は周波数位相比較器12の回路構成を示す図であり、図8はチャージポンプ回路13の回路構成を示す図であり、図9はV-I変換回路16の回路構成を示す図であり、図10はICO回路18の回路構成を示す図である。これらの回路については広く知られているので、ここでは説明を省略する。

【0024】

図11は基準電流源回路52の回路構成を示す図であり、図12は電流源制御回路51の回路構成を示す図であり、図13は電流源回路53の回路構成を示す図である。

【0025】

基準電流源回路52は、良く知られたカレントミラー回路であり、電流量が一定の基準電流が出力される。電流源制御回路51は、 $1/K$ 分周回路61を有し、基準クロックCLKを $1/K$ に分周してスペクトラム拡散変調周期でデューティ比50%のクロック信号を発生する。発生されたクロック信号は、チャージ信号として出力されると共に、インバータ62で反転されてデイスチャージ信号として出力される。従って、チャージ信号とデイスチャージ信号は相補信号である。

【0026】

電流源回路53では、トランジスタTr71~Tr75によりカレントミラー回路が構成され、トランジスタTr74は基準電流回路52から出力される基準電流を充電する定電流源として働き、トランジスタTr75は基準電流を放電する定電流源として働く。トランジスタTr74とTr75の間にはトランジスタTr76とTr77が直列に接続され、トランジスタTr76のゲートにはチャージ信号が印加され、トランジスタTr77のゲートにはデイスチャージ信号が印加される。チャージ信号が「高(H)」でデイスチャージ信号が「低(L)」

の時には、トランジスタ T_{r76} がオン状態になり、トランジスタ T_{r77} がオフ状態になり、トランジスタ T_{r74} と T_{r76} を介して基準電流に応じた電流が出力され、容量 C を充電する。チャージ信号が「L」でディスチャージ信号が「H」の時には、トランジスタ T_{r76} がオフ状態になり、トランジスタ T_{r77} がオン状態になり、トランジスタ T_{r77} と T_{r75} を介して基準電流に応じた電流を引き込み、容量 C を放電する。

【0027】

図14は、チャージ信号及びディスチャージ信号に応じて電流源回路53を流れる電流とループフィルタ14の抵抗 R と容量 C の接続ノードの電圧（VCO制御電圧）の変化を示す図である。図示のように、チャージ信号が「H」でディスチャージ信号が「L」の時には、電流源回路53は一定電流を出力し、それに応じてVCO制御電圧が増加し、チャージ信号が「L」でディスチャージ信号が「H」に切り替わると、電流源回路53は一定電流を引き込み、それに応じてVCO制御電圧が減少し、VCO制御電圧は三角波状に変化する。これに応じて、VCO.15が発生するクロック CK の周波数が変化する。

【0028】

図15は、本発明の第2実施例のSSCG回路の構成を示す図である。図示のように、第2実施例のSSCG回路は、第1実施例のSSCG回路において、基準電流源回路52を除き、 $V-I$ 変換回路16の出力を電流源回路53の基準電流として入力するようにした点が異なる。

【0029】

第1実施例のSSCG回路では、基準電流は一定であり、VCO制御電圧にかかわらず、容量 C に供給又は容量から引き抜く電流は所定の変化を行い、スペクトラム拡散電圧は一定である。従って、VCO制御電圧に対するスペクトラム拡散電圧の比率は、VCO制御電圧により異なることになる。そのため、発振周波数がVCO制御電圧に比例するとすると、スペクトラム拡散変調により変動する周波数の比率が、低い周波数と高い周波数で異なることになる。これに対して、第2実施例のSSCG回路では、基準電流がVCO制御電圧に応じて変化するため、スペクトラム拡散変調により変動する周波数の比率は、低い周波数でも高い

周波数でも同じである。このように、第2実施例のSSCG回路では、発振周波数毎に同じ割合でスペクトラム拡散が行える。

【0030】

また、第1及び第2実施例のSSCG回路では、VCO15の発生したクロックCKをフィードバックしてPLL回路を形成している。そのため、ICO18単体又はVCO15単体の特性が、製造のバラツキや温度変動又は電源電圧変動などのために変化しても、最終的に基準クロックCLKの周波数に対応したクロックCKを生成する。しかし、第1実施例では、スペクトラム拡散処理を行う回路部分では帰還が行われないため、スペクトラム拡散処理についてはこのようなバラツキの影響を受ける。これに対して、第2実施例では、V-I変換器16の出力電流を電流源回路53の基準電流として帰還することにより電流源出力電流に反映してるので、すなわちスペクトラム拡散処理についても帰還が行われるため、VCO制御電圧はバラツキに影響されず、所望の拡散幅をもったクロックCKが出力される。

【0031】

図16は、本発明の第3実施例のSSCG回路の構成を示す図である。図示のように、第3実施例のSSCG回路は、第2実施例のSSCG回路において、V-I変換回路16の出力をローパスフィルタ(LPF)54でフィルタリングして高周波成分を除去した後、電流源回路53の基準電流として入力するようにした点が異なる。これにより、第2実施例に比べて、V-I変換回路16の出力からスペクトラム拡散成分を除去して、常に一定の拡散度合いでスペクトラム拡散を行えるようになる。

【0032】

図17は、本発明の第4実施例のSSCG回路の構成を示す図である。図示のように、第4実施例のSSCG回路は、VCO15'に入力するVCO制御電圧を分岐してLPF55でフィルタリングした後、V-I変換回路56で電流信号に変換して、電流源回路53の基準電流として帰還する。第4実施例では、第3実施例と同様の効果が得られると共に、電圧信号をフィルタリングするため、LPF55を容量や抵抗を使用して簡単な回路で実現できるので、回路規模を小さ

くできる。

【0033】

図18は、本発明の第5実施例のSSCG回路の構成を示す図である。図示のように、第5実施例のSSCG回路は、第1実施例における電流源制御回路51と電流源回路53の替わりに、IDAC制御回路71とIDAC回路73を設けた点異なる。

【0034】

図19は、IDAC回路73の構成を示す図である。第5実施例で使用するIDAC回路73は、図2に示した3ビットのIDAC回路に、トランジスタTr40～Tr42とトランジスタTr50～Tr52を付加したもので、電流を出力するだけでなく、電流を引き抜くプッシュプル型である点異なる。トランジスタTr40～Tr42のゲートにはIDAC制御回路71の出力する制御データDU0～DU2が印加され、トランジスタTr40～Tr42のゲートには制御データDD0～DD2が印加される。

【0035】

図20は、図19のIDAC回路73の制御データDU0～DU2、DD0～DD2の変化に対するループフィルタの容量Cの端子電圧の変化を示す図であり、(A)は、1ビット駆動の場合を、(B)は2ビット駆動の場合を、(C)は3ビット駆動の場合を示す。

【0036】

図20の(A)に示すように、1ビット駆動の場合は、DU0が図示のように変化し、DU1とDU2は「H」の状態を維持する。DD0はDU0と同一信号であり、DD1とDD2は「L」の状態を維持する。これにより、図19のTr30とTr40のみがオン・オフを繰り返すので、IDAC73から容量Cに小さな電流が供給又は容量Cから小さな電流が引き抜かれ、容量Cの端子電圧は小さな振幅の三角波状に変化する。

【0037】

図20の(B)に示すように、2ビット駆動の場合は、DU0とDU1が図示のように変化し、DU2は「H」の状態を維持する。DD0とDD1はDU0と

DU1とそれぞれ同一の信号であり、DD2は「L」の状態を維持する。これにより、図19のTr30、Tr31、Tr40及びTr41がオン・オフを繰り返すので、IDAC73から容量Cに中間の大きさの電流が供給又は容量Cから中間の大きさの電流が引き抜かれ、容量Cの端子電圧は中間の振幅の3角波状に変化する。

【0038】

図20の(C)に示すように、3ビット駆動の場合は、DU0～DU2が図示のように変化し、DD0～DD2はDU0～DU2と同一信号である。これにより、図19のTr30～Tr32及びTr40～Tr42がオン・オフを繰り返すので、IDAC73から容量Cに大きな電流が供給又は容量Cから大きな電流が引き抜かれ、容量Cの端子電圧は大きな振幅の3角波状に変化する。

【0039】

以上のように、第5実施例のSSCG回路では、容量Cを充放電する電流量を変えることができる。

【0040】

IDAC制御回路71は、図20に示したような制御データDU0～DU2及びDD0～DD2を出力する。IDAC制御回路71は、専用の論理回路でも実現できるが、マイクロコンピュータやDSPを使用して実現することも可能である。また、基準電流源回路72は、図11の回路と同様の構成を有する。

【0041】

ここで第1実施例の電流源回路53について考えると、第1実施例の電流源回路53は第5実施例のIDACを1ビット構成とした例といえる。

【0042】

図21は、本発明の第6実施例のSSCG回路の構成を示す図である。第6実施例のSSCG回路は、第2実施例のSSCG回路において、電流源制御回路51と電流源回路53を、第5実施例のIDAC制御回路71とIDAC回路73に置き換えた構成を有する。従って、第2実施例の特徴に加えて第5実施例の特徴を有する。

【0043】

図 22 は、本発明の第 7 実施例の SSCG 回路の構成を示す図である。第 7 実施例の SSCG 回路は、第 3 実施例の SSCG 回路において、電流源制御回路 51 と電流源回路 53 を、第 5 実施例の IDAC 制御回路 71 と IDAC 回路 73 に置き換えた構成を有する。従って、第 3 実施例の特徴に加えて第 5 実施例の特徴を有する。

【0044】

図 23 は、本発明の第 8 実施例の SSCG 回路の構成を示す図である。第 8 実施例の SSCG 回路は、第 4 実施例の SSCG 回路において、電流源制御回路 51 と電流源回路 53 を、第 5 実施例の IDAC 制御回路 71 と IDAC 回路 73 に置き換えた構成を有する。従って、第 4 実施例の特徴に加えて第 5 実施例の特徴を有する。

【0045】

【発明の効果】

以上説明したように、本発明によれば、従来例に比べて、電流制御型のスペクトラム拡散処理を行うので、以下の、

- (1) 発振周波数のスペクトラムを有効に拡散して電磁波輻射を低減でき、
- (2) 発振周波数のスペクトラムの度合いを自由に設定でき、
- (3) 正確に発振周波数を遷移させることができ、
- (4) プロセス変動、温度変動又は電源電圧変動などによるバラツキの影響を低減できるという効果が得られる。

【0046】

更に、前述の特願 2002-266631 号に記載した発明に比べて、

- (5) より高精度のスペクトラム拡散処理を小規模な回路構成で行えるという効果を奏する。

【図面の簡単な説明】

【図 1】

既出願のスペクトラム拡散クロック発生 (SSCG) 回路の構成例を示す図である。

【図 2】

既出願に記載された電流方デジタル・アナログ変調器 (IDAC) の回路構成を示す図である。

【図 3】

従来例における IDAC による変調波形の例を示す図である。

【図 4】

本発明のスペクトラム拡散クロック発生 (SSCG) 回路の基本構成を示す図である。

【図 5】

本発明で使用する電流注入回路の基本構成を示す図である。

【図 6】

本発明の第 1 実施例の SSCG 回路の回路構成を示す図である。

【図 7】

周波数位相比較器の回路構成を示す図である。

【図 8】

チャージポンプ回路の回路構成を示す図である。

【図 9】

電圧電流変換 (V-I 変換) 回路の回路構成を示す図である。

【図 10】

電流制御発振回路 (ICO) の回路構成を示す図である。

【図 11】

基準電流源回路の構成を示す図である。

【図 12】

電流源制御回路の構成を示す図である。

【図 13】

電流源回路の構成を示す図である。

【図 14】

電流源制御信号と電流源出力電流と VCO 入力電圧の動作波形を示す図である。

【図 15】

本発明の第2実施例のSSCG回路の回路構成を示す図である。

【図16】

本発明の第3実施例のSSCG回路の回路構成を示す図である。

【図17】

本発明の第4実施例のSSCG回路の回路構成を示す図である。

【図18】

本発明の第5実施例のSSCG回路の回路構成を示す図である。

【図19】

第5実施例のSSCG回路で使用するプッシュプル型IDACの回路構成を示す図である。

【図20】

第5実施例のプッシュプル型IDACの動作を説明する図である。

【図21】

本発明の第6実施例のSSCG回路の回路構成を示す図である。

【図22】

本発明の第7実施例のSSCG回路の回路構成を示す図である。

【図23】

本発明の第8実施例のSSCG回路の回路構成を示す図である。

【符号の説明】

- 11...1/N分周器
- 12...周波数位相比較器
- 13...チャージポンプ回路
- 14...ループフィルタ
- 16...電圧加算回路
- 17...VCO
- 18...1/M分周器
- 21...制御回路
- 22...変調器(VDAC)

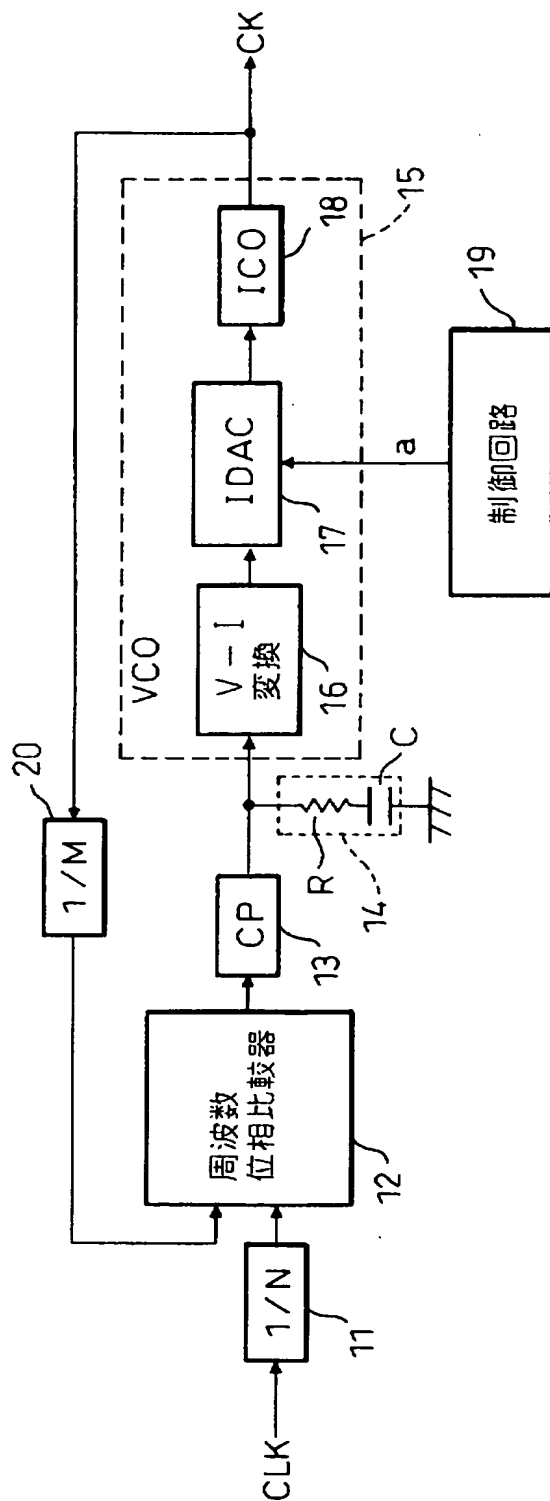
【書類名】

図面

【図 1】

図 1

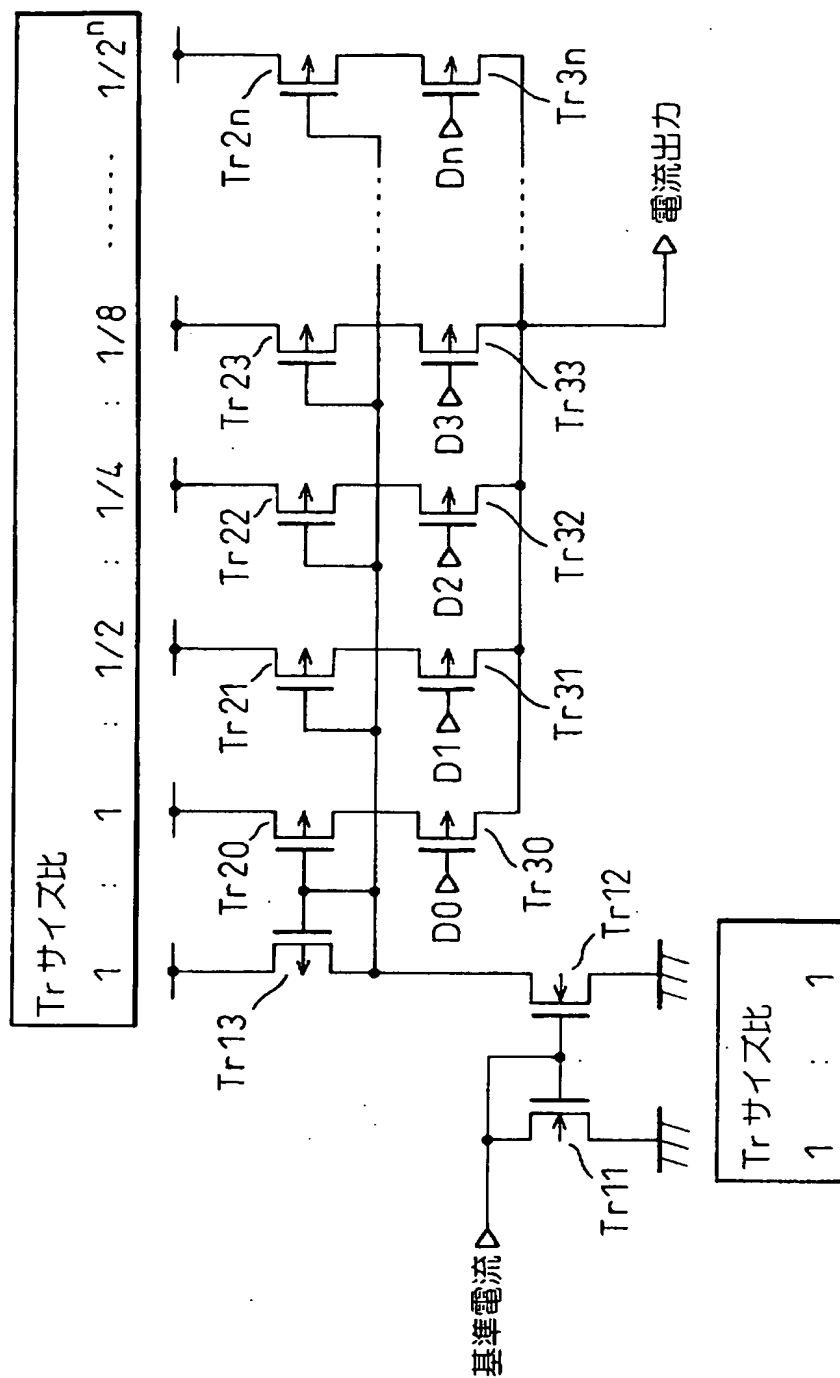
従来の SSCG の構成例



【図 2】

図 2

従来の IDAC 回路例

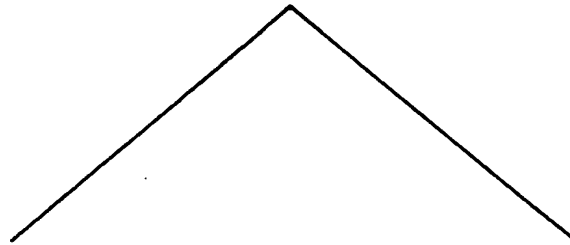


【図 3】

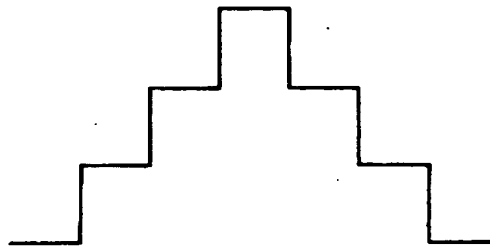
図 3

IDAC による変調波形

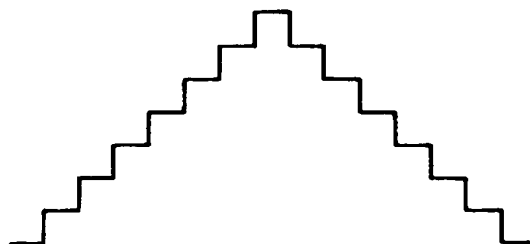
(A) 理想の変調波形



(B) 2 ビット IDAC 使用



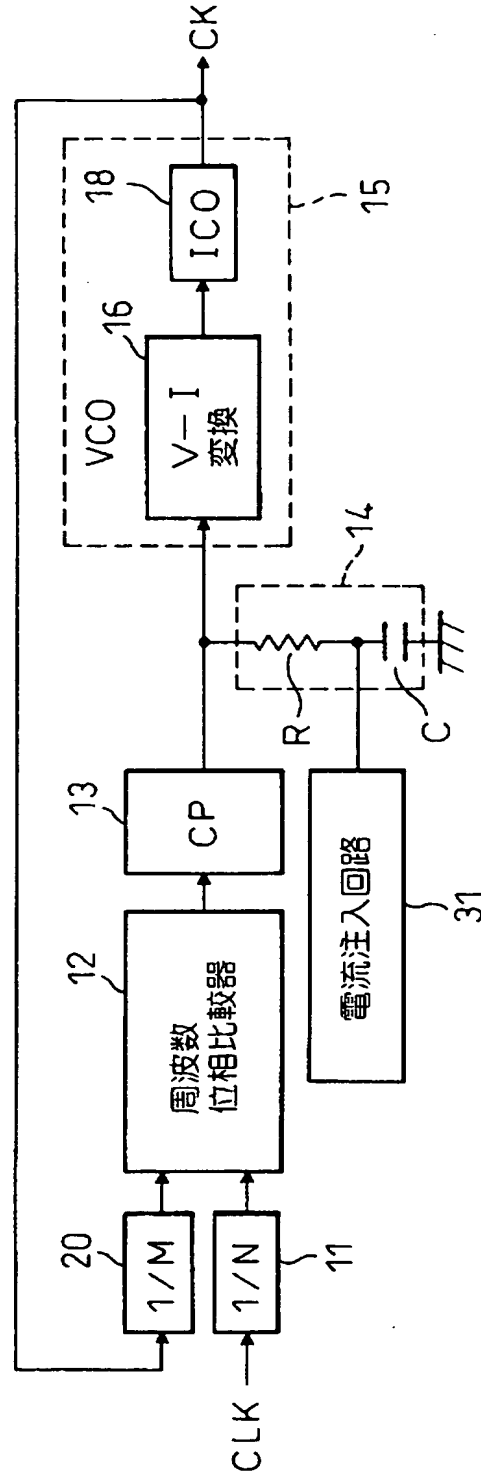
(C) 3 ビット IDAC 使用



【図 4】

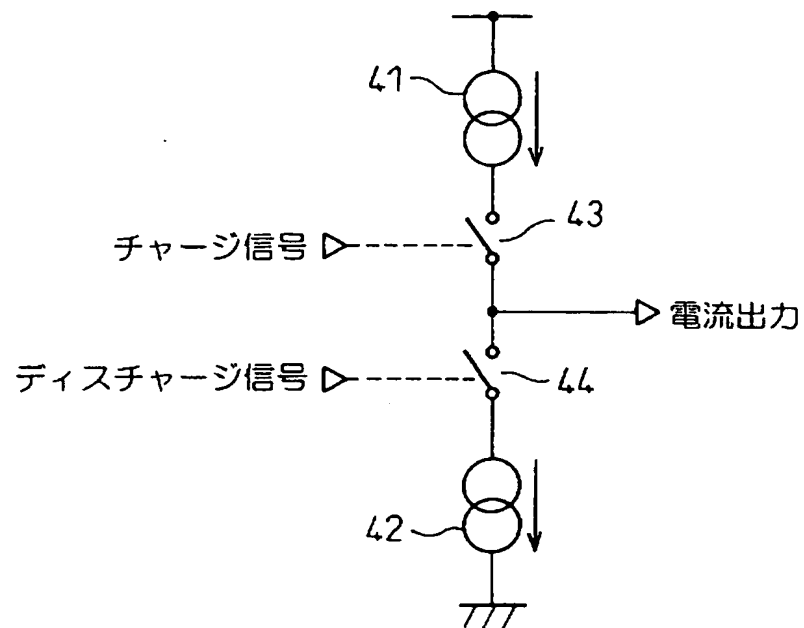
図 4

本発明の SSCG の基本構成



【図 5】

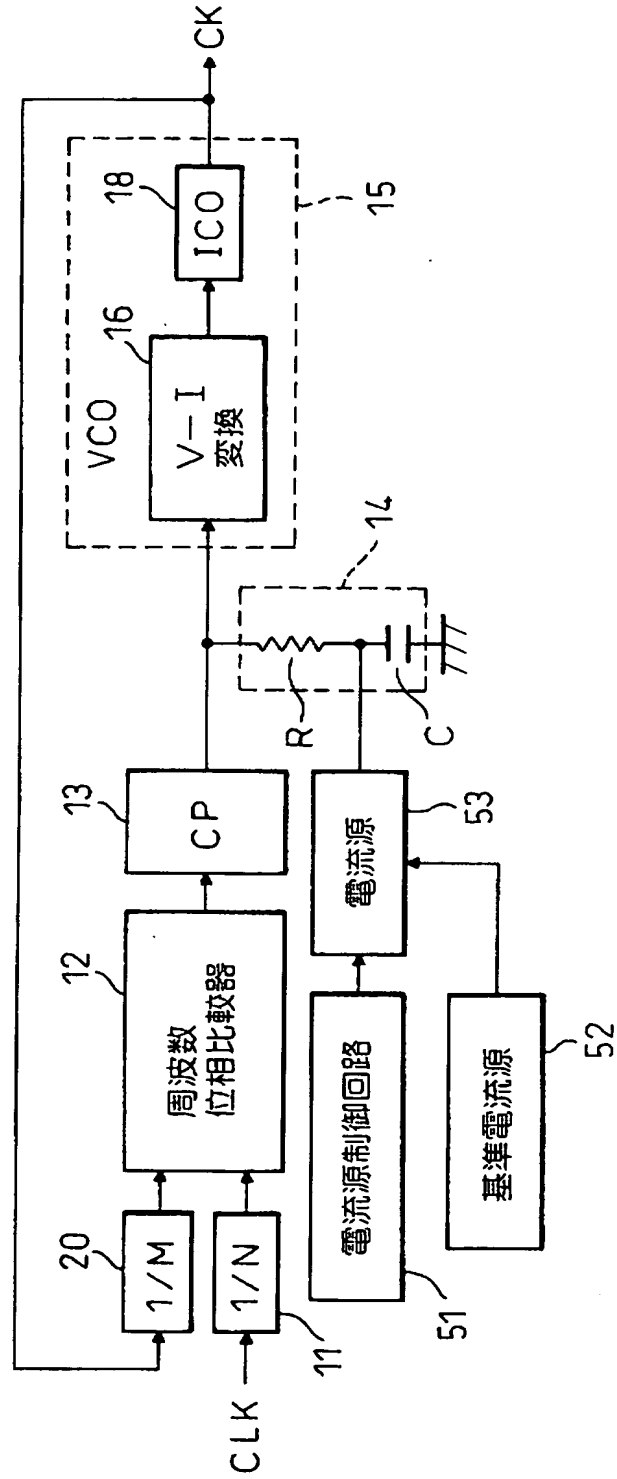
図 5 電流注入回路の基本構成



【図 6】

図 6

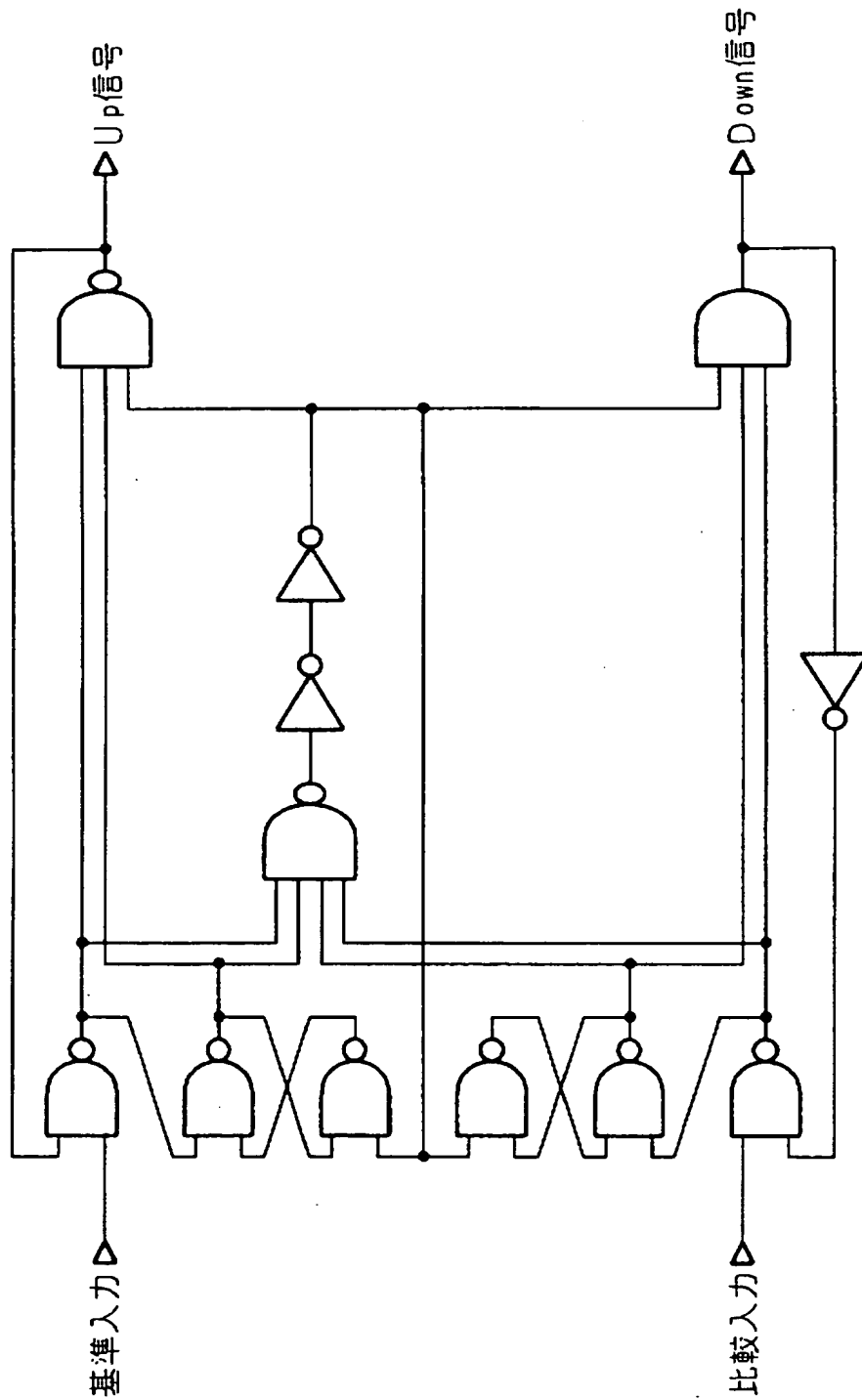
本発明の第 1 実施例の SSCG の構成



【図 7】

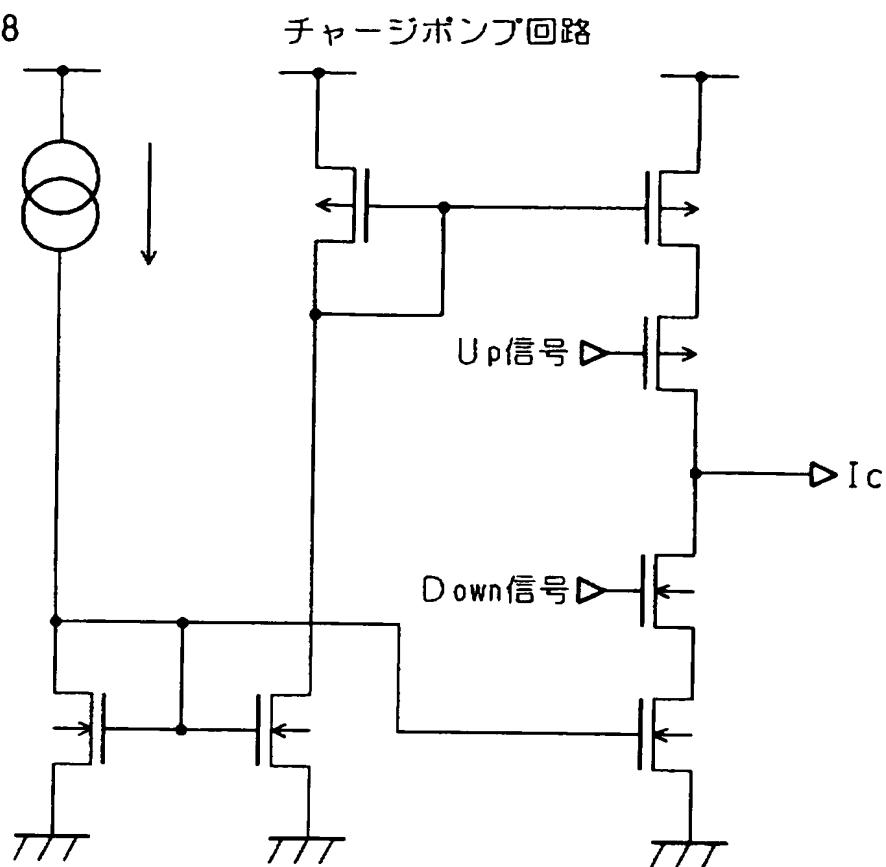
図 7

周波數位相比較器



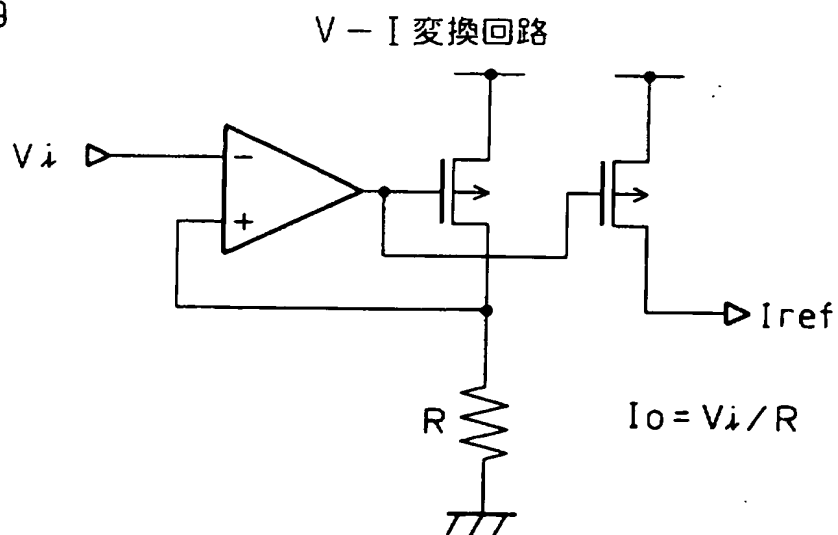
【図 8】

図 8



【図 9】

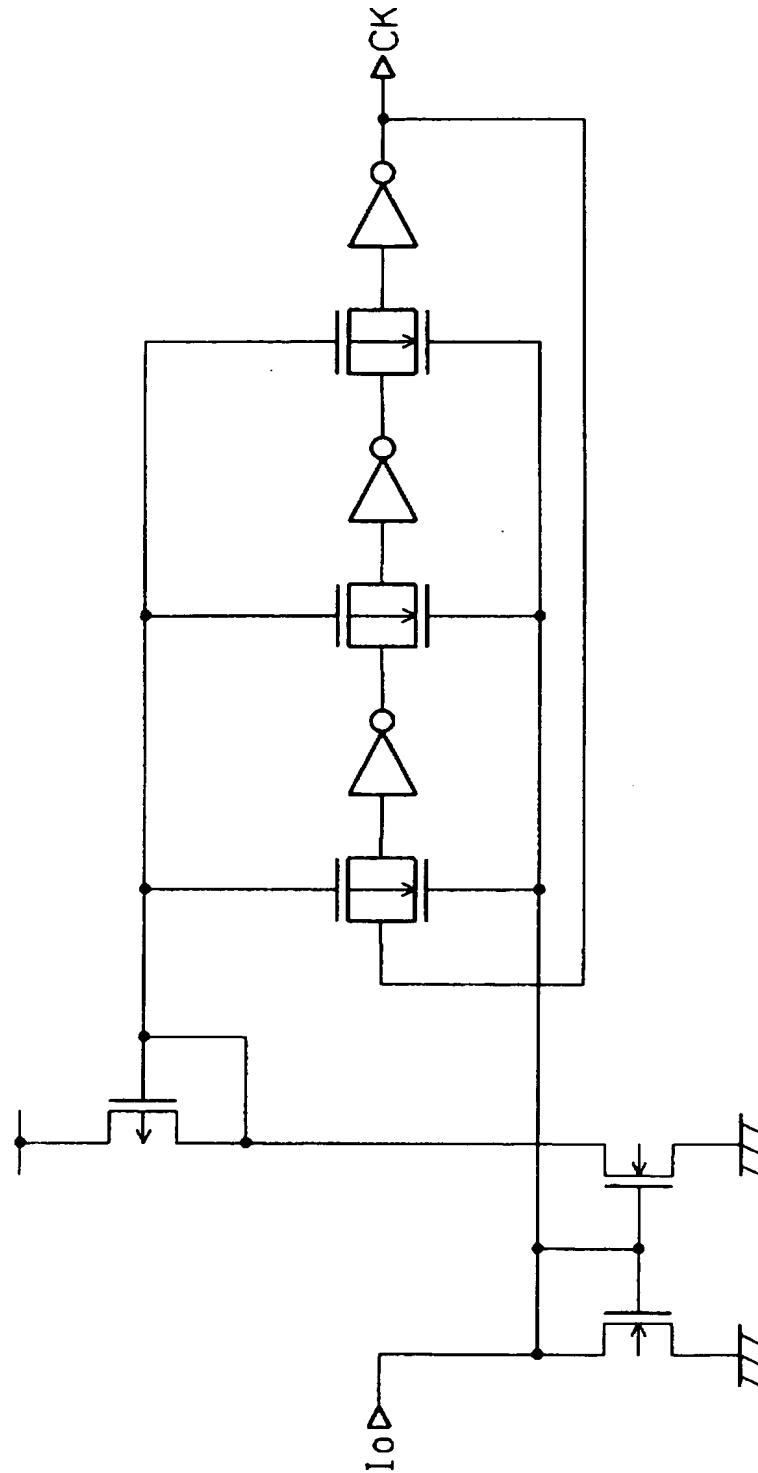
図 9



【図 10】

図 10

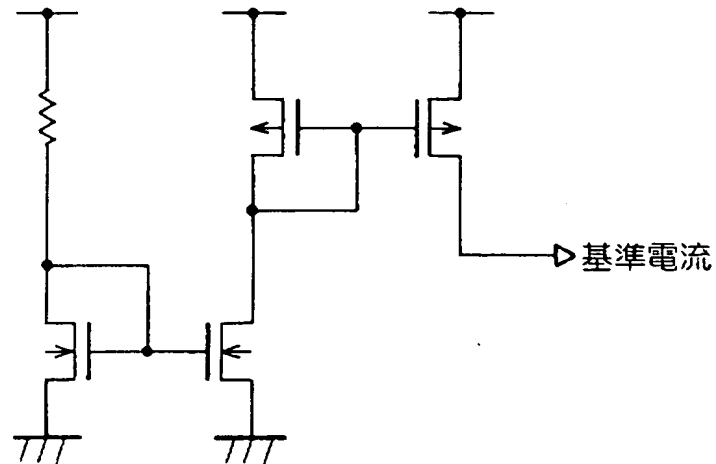
IC0



【図 11】

図 11

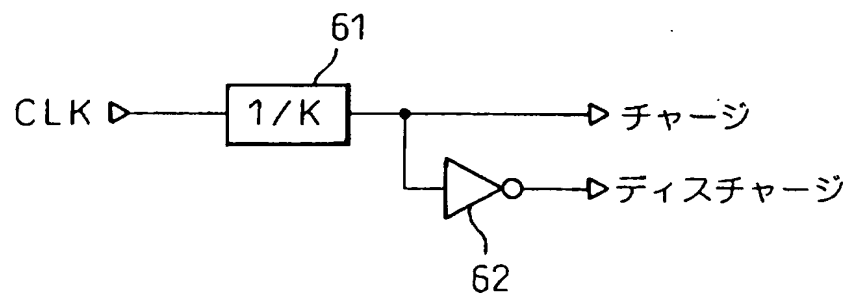
基準電流源回路



【図 12】

図 12

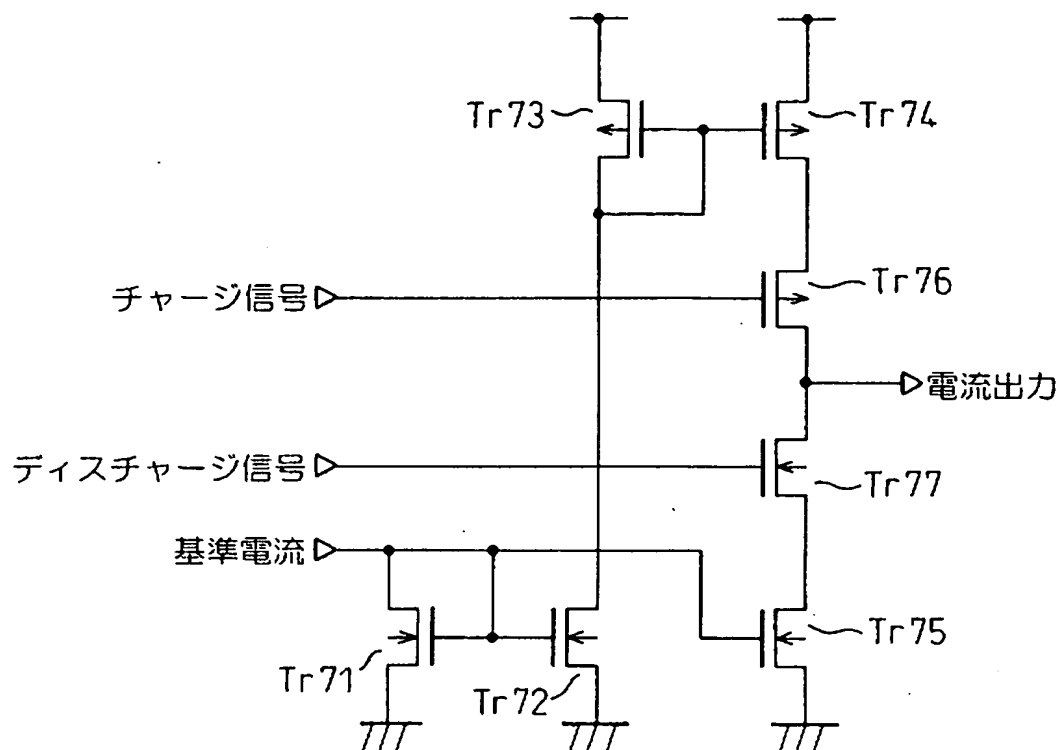
電流源制御回路



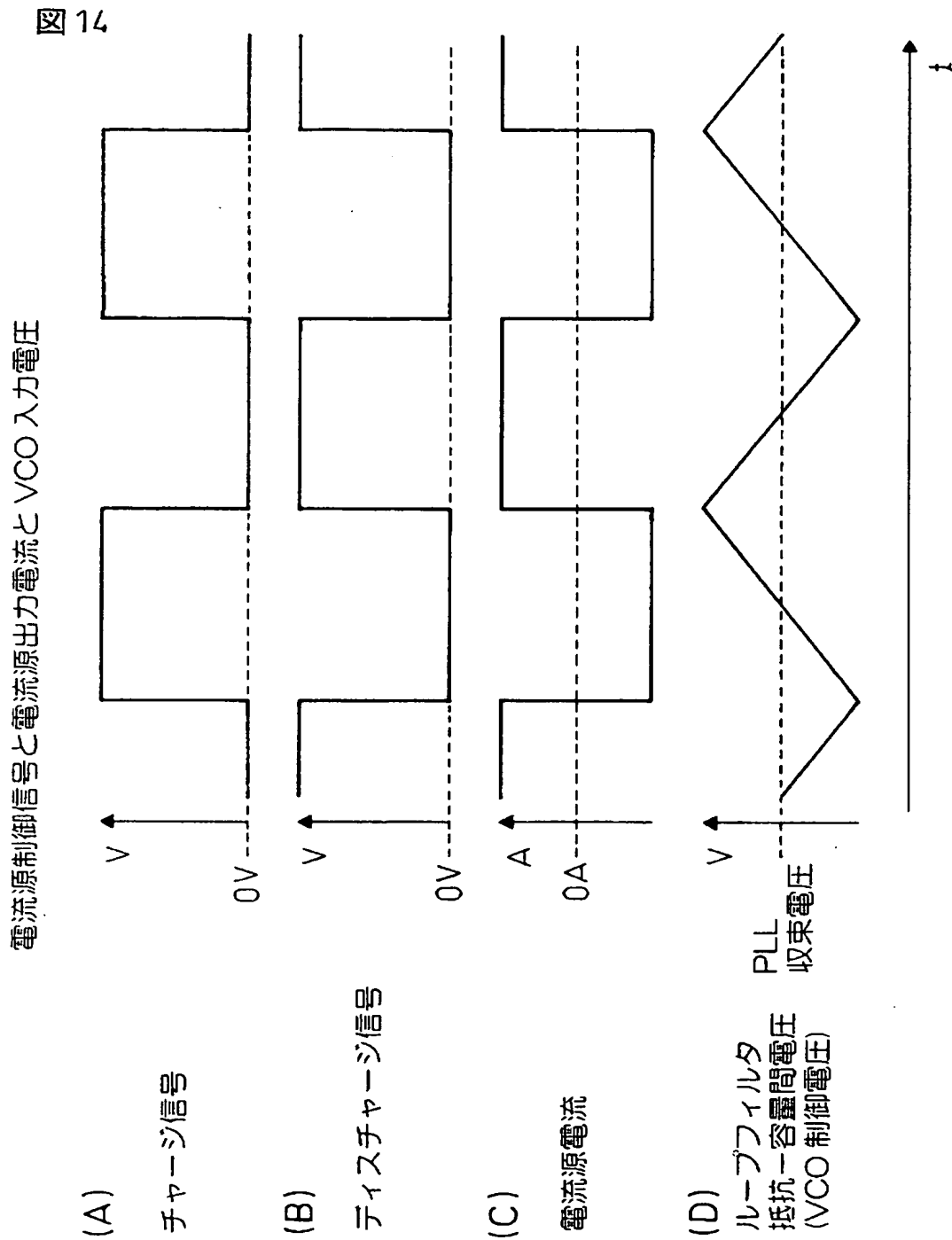
【図 13】

図 13

電流源回路



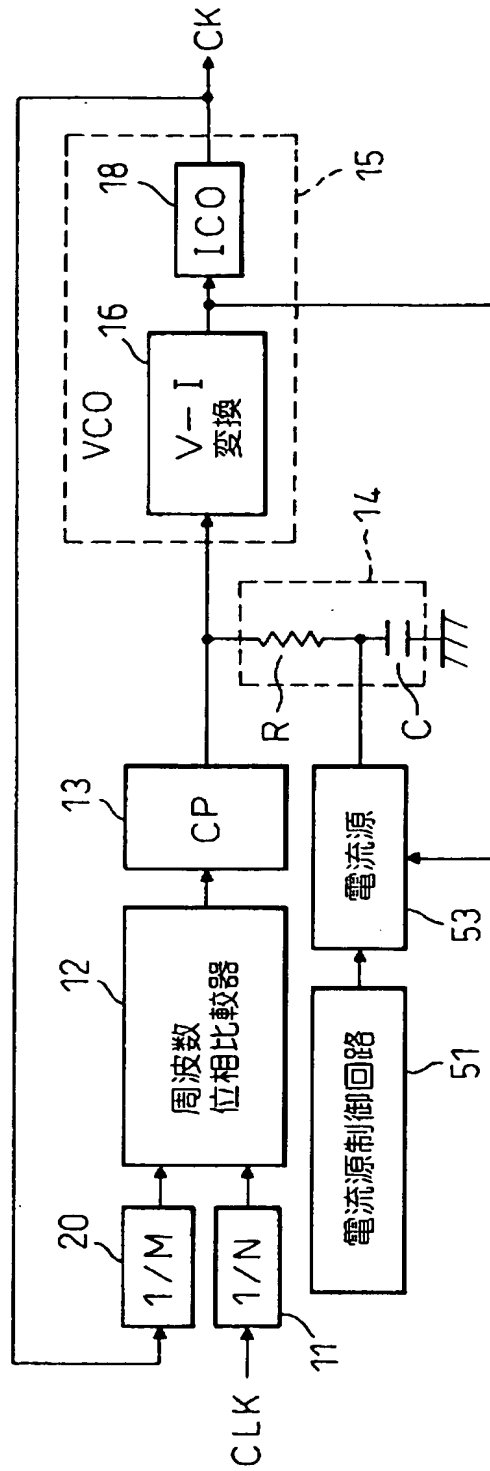
【図 14】



【図 15】

図 15

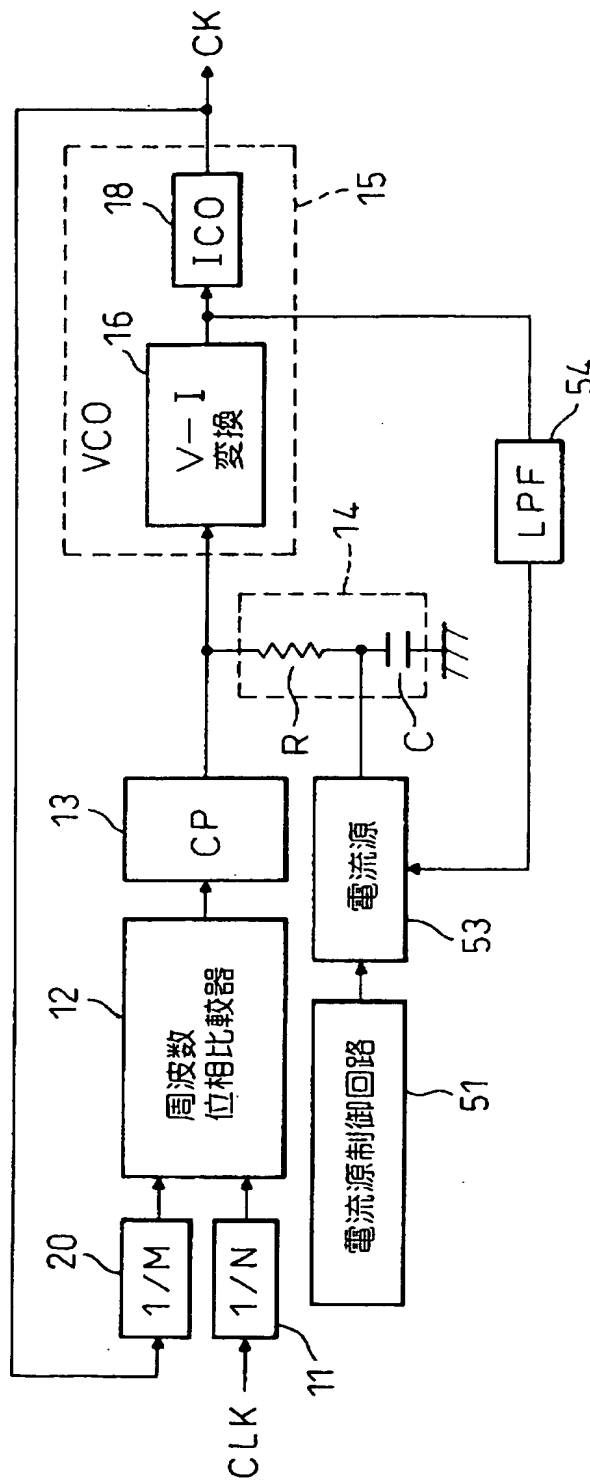
本発明の第 2 実施例の SSCG の構成



【図 16】

図 16

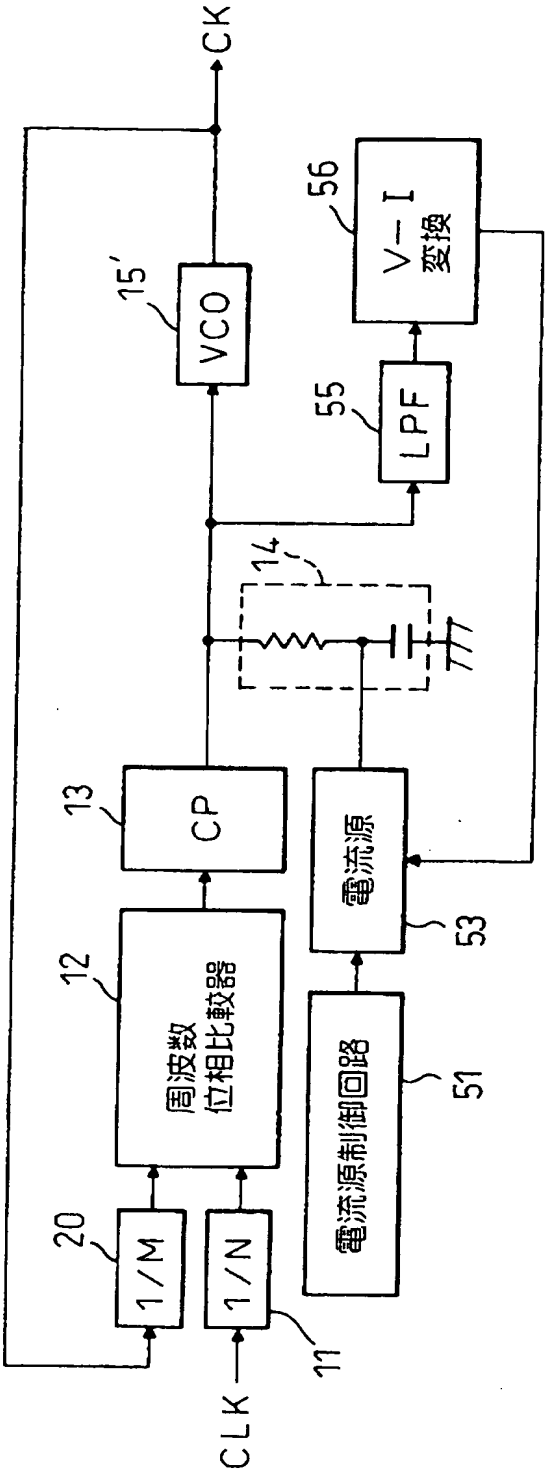
本発明の第 3 実施例の SSCG の構成



【図 17】

図 17

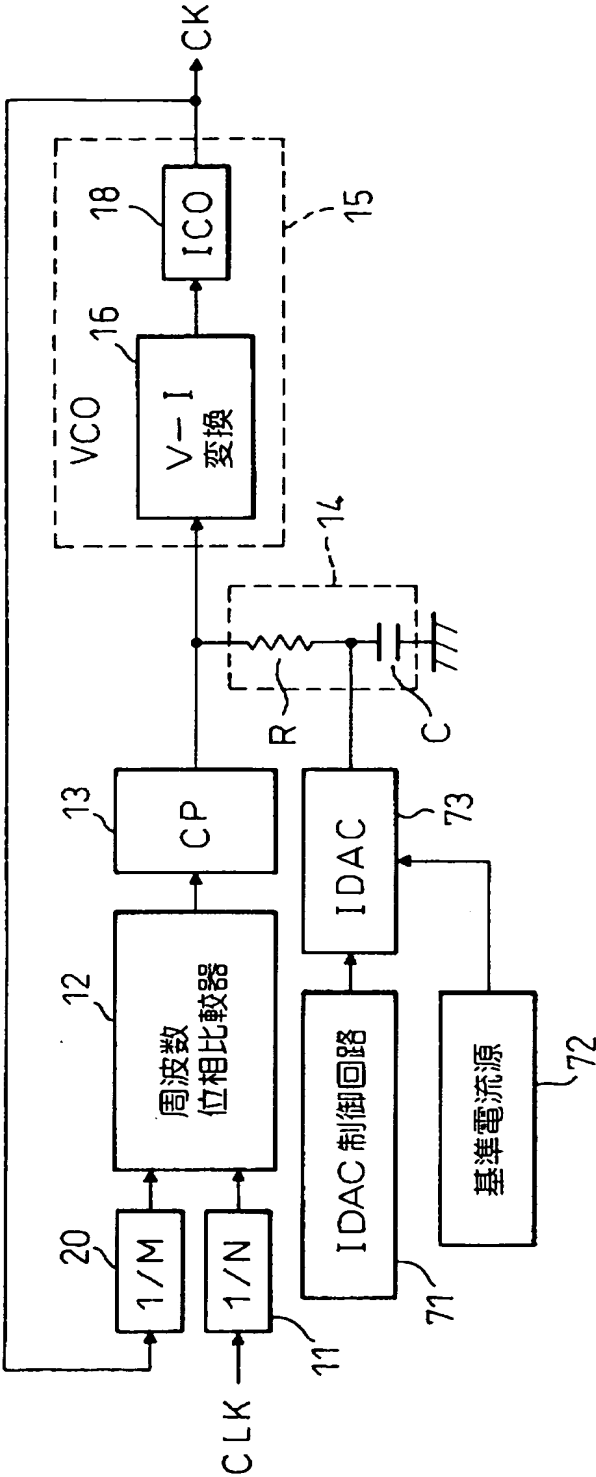
本発明の第 4 実施例の SSCG の構成



【図 18】

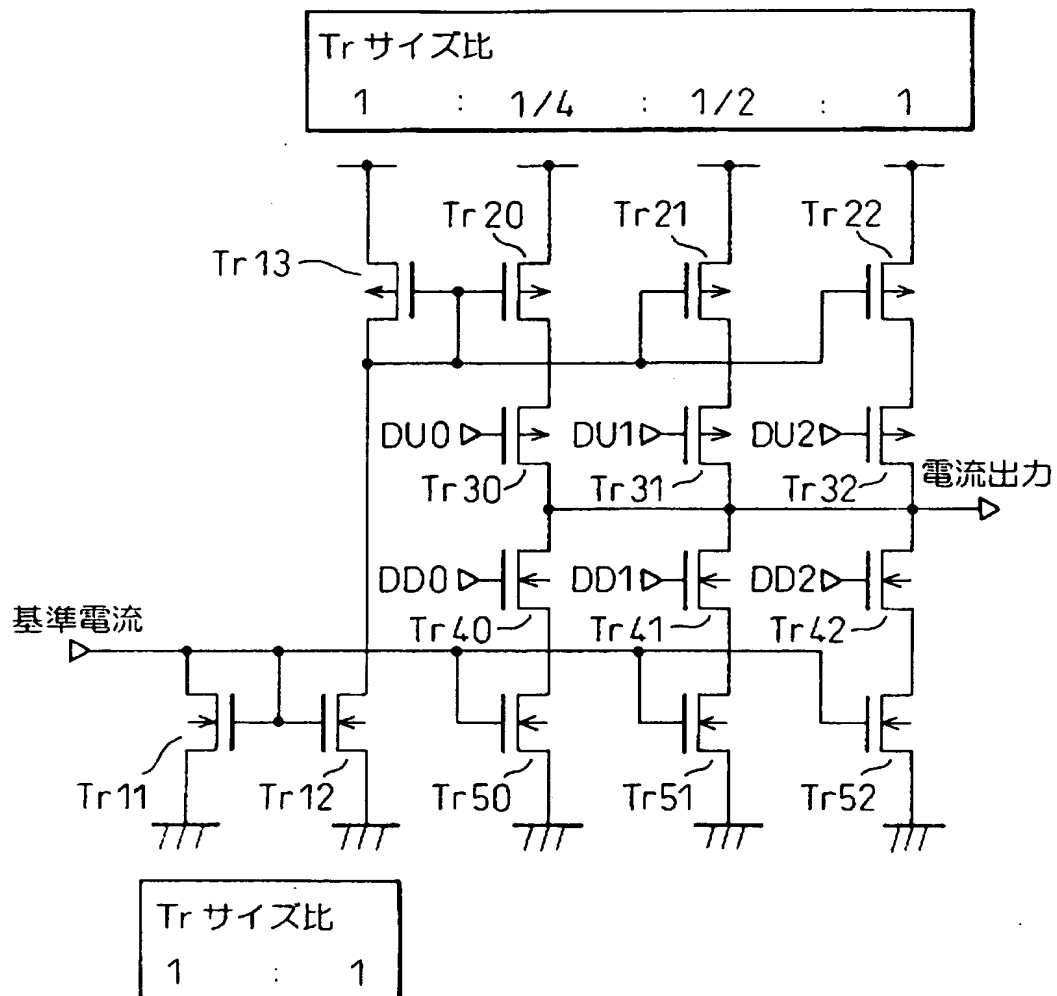
図 18

本発明の第 5 実施例の SSCG の構成



【図 19】

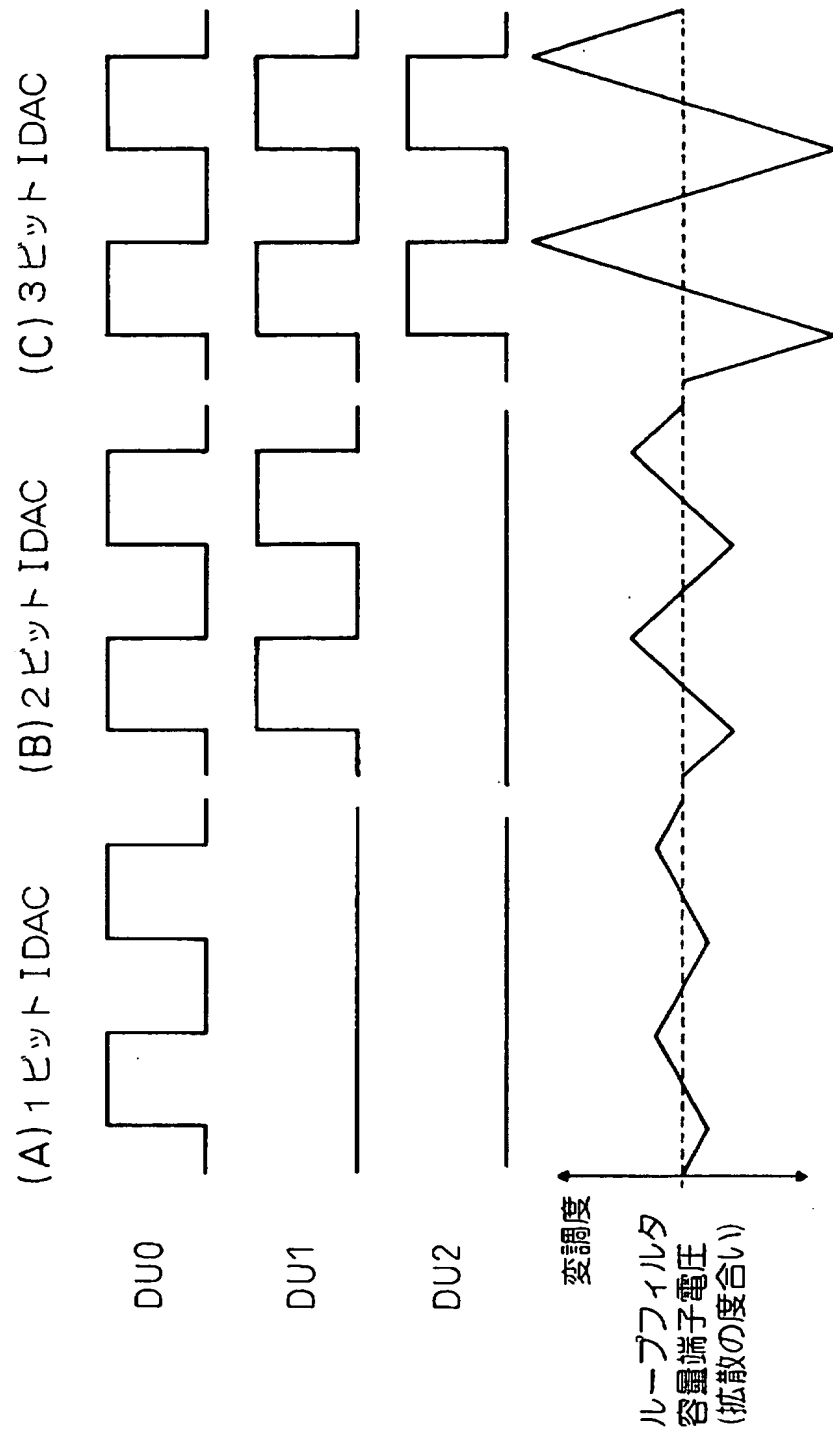
図 19 第 5 実施例で使用するプッシュプル型 I DAC



【図 20】

図 20

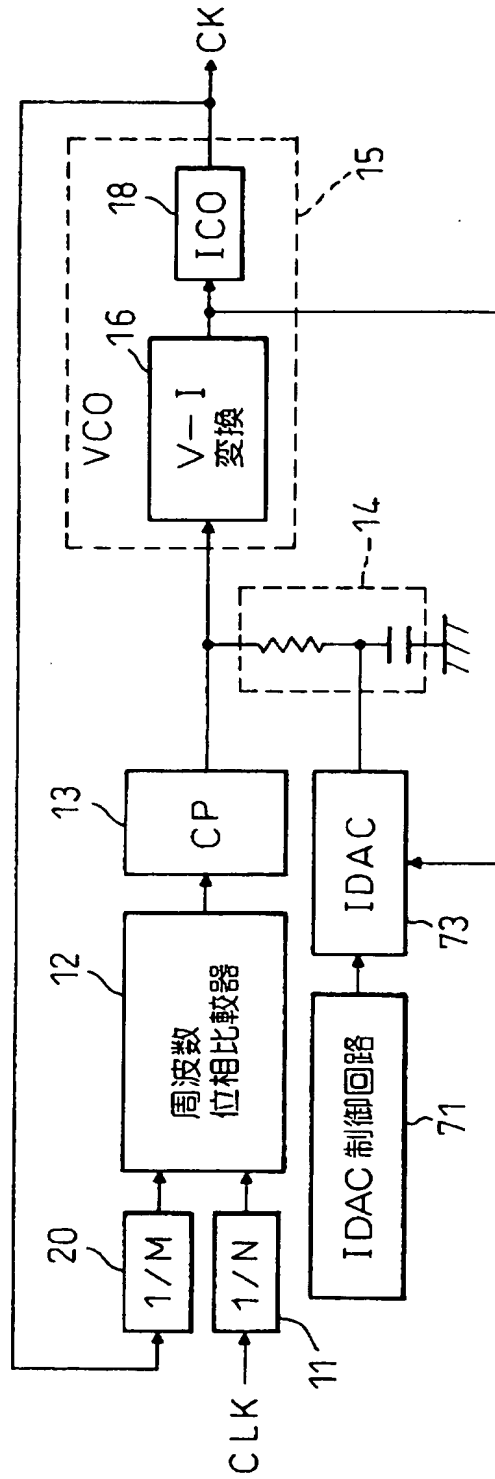
第 5 実施例の動作説明



【図 21】

図 21

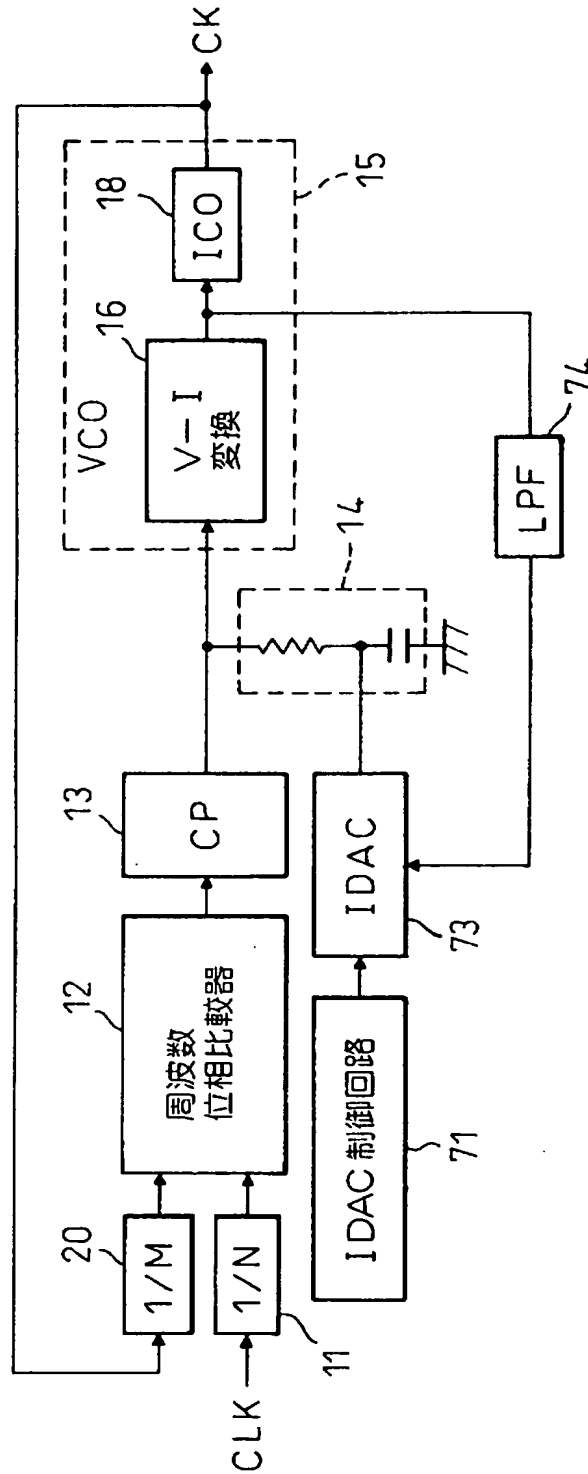
本発明の第 6 実施例の SSCG の構成



【図 22】

図 22

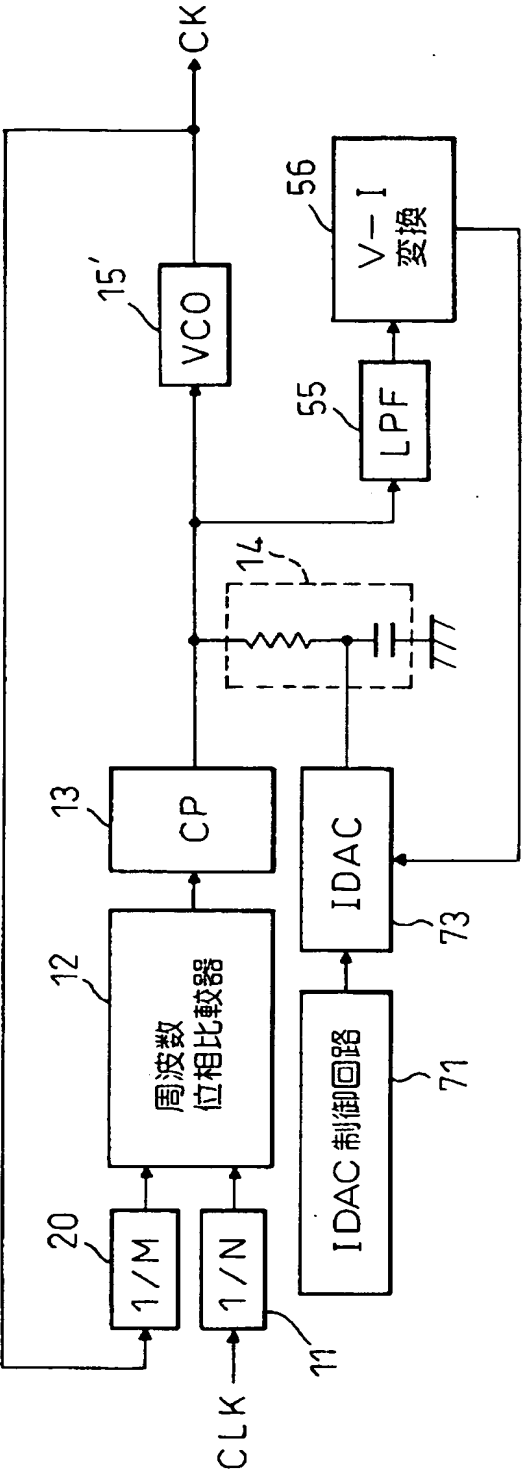
本発明の第 7 実施例の SSCG の構成



【図 23】

図 23

本発明の第 8 実施例の SSCG の構成



【書類名】 要約書

【要約】

【課題】 簡単な構成でより一層電磁波輻射が低減できるスペクトラム拡散クロック発生回路の実現。

【解決手段】 基準クロックCLKと生成クロックCKの位相差を検出する周波数位相比較器12と、検出した位相差に応じて充放電信号を発生するチャージポンプ13と、チャージポンプの出力と所定電位の間に直列に接続された抵抗Rと容量Cとを有し、充電信号に応じた差電圧信号を発生するループフィルタ14と、差電圧信号に応じた周波数の生成クロックを発生するクロック発生器15と、ループフィルタ14の抵抗Rと容量Cの接続ノードに接続され、容量の電圧が生成クロックの周期より長いスペクトラム拡散周期で、容量の電圧より小さな電圧振幅で変化するように充電及び放電する電流注入回路31とを備える。

【選択図】 図 4

特願 2 0 0 3 - 1 1 8 9 3 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社